

**КИЇВСЬКИЙ СТОЛИЧНИЙ УНІВЕРСИТЕТ**  
**ІМЕНІ БОРИСА ГРІНЧЕНКА**  
**Факультет інформаційних технологій та математики**  
**Кафедра інформаційної та кібернетичної безпеки**  
**імені професора Володимира Бурячка**

Затверджено на засіданні кафедри  
інформаційної та кібернетичної безпеки  
імені професора Володимира Бурячка  
(протокол № 6 від 13.05.26)

**РОБОЧА ПРОГРАМА ІСПИТУ**  
**АРХІТЕКТУРА ОБЧИСЛЮВАЛЬНИХ СИСТЕМ**

галузь знань  
спеціальність  
освітня програма

F Інформаційні технології  
F7 Комп'ютерна інженерія  
1.F7.00.01 Комп'ютерна інженерія

## Опис програми іспиту

Київський столичний університет імені Бориса Грінченка	
Кафедра інформаційної та кібернетичної безпеки імені професора Володимира Бурячка	
Програма іспиту з дисципліни «Архітектура обчислювальних систем»	
1 курс – освітній рівень – перший (бакалаврський)	
Спеціальність F7 Комп'ютерна інженерія	
Освітня програма: 1.F7.00.01 Комп'ютерна інженерія	
Форма проведення: тестування на платформі Moodle в ЕНК дисципліни: <a href="https://elearning.kubg.edu.ua/course/view.php?id=26830">https://elearning.kubg.edu.ua/course/view.php?id=26830</a>	
Тривалість проведення	<b>1 год. 10 хв.</b>
Максимальна кількість балів:	<b>40 балів</b>
<p>Екзамен проводиться в університетській аудиторії у комбінованій формі із використанням персональних комп'ютерів, якщо ситуація дозволяє проведення освітнього процесу у традиційній формі. Якщо освітній процес проходить дистанційно, то екзамен проводиться в режимі відеоконференції засобами Zoom.</p> <p>Екзамен оцінюється у 40 балів за розподілом: 10 балів – теоретичні питання (або комплексний тест з дисципліни); 30 балів – виконання практико-орієнтованих завдань (задач).</p> <p>Виконання практичного завдання передбачає перевірку рівня оволодіння студентом теоретичними знаннями та практичними вміннями з аналізу, розрахунку, кодування в рамках завдань, що розглядалися на лабораторних роботах на протязі семестру.</p> <p>Студент дає письмову відповіді на теоретичне питання та три задачі практичного спрямування. Завдання відкритого типу, кожне з яких оцінюється у межах 10 балів. Перевірка у ручному режимі.</p> <p>При дистанційному проведенні екзамену студент повинен розмістити відповідь на білет окремим файлом в системі classroom.google; ці завдання передбачають ручну перевірку викладачем.</p> <p><b>Критерії оцінювання завдань відкритого типу (задач):</b></p> <p>10 балів: Відмінний рівень знань (умінь), відповідь повна, вичерпна й достатньо обґрунтована, правильні відповіді на додаткові питання;</p> <p>9 балів: Відмінний рівень знань (умінь), відповідь повна, вичерпна й достатньо обґрунтована з, можливими, незначними недоліками;</p> <p>8 балів: Високий рівень знань (умінь), відповідь повна, достатньо обґрунтована з, можливими, незначними недоліками або помилками;</p> <p>7 балів: Достатній рівень знань (умінь), але відповідь містить недоліки та / або незначну кількість помилок у розрахунках;</p> <p>6 балів: Достатній рівень знань (умінь), але відповідь містить недоліки у тлумаченні фізичної суті величин та інформаційних процесів або законів та / або незначну кількість помилок у розрахунках;</p>	

- 5 балів: Посередній рівень знань (умінь), відповідь містить багато недоліків у тлумаченні фізичної суті величин та інформаційних процесів або законів та / або значну кількість помилок у розрахунках і визначенні мірності величин;
- 4 бали: Посередній рівень знань (умінь), відповідь не повна, містить багато недоліків та / або значну кількість помилок;
- 3 бали: Мінімально допустимий рівень знань (умінь), що характеризується недостатньою обґрунтованістю, фрагментарністю; відповідь неповна, містить значну кількість недоліків та помилок;
- 2 бали: Незадовільний рівень знань, що виявляється у формальному запам'ятанні деяких понять і фактів, без належного їх розуміння, нездатності застосувати такі знання при розв'язанні задач;
- 1 бал: Незадовільний рівень знань (умінь), що виявляється у неспроможності відтворити означення понять та формулювання фізичних законів, невмінні розв'язувати задачі;
- 0 балів: Відповідь відсутня.

Екзамен проводиться із суворим дотриманням принципів академічної доброчесності, що передбачає недопустимість списування, фальсифікацій та обману. При порушенні студент відсторонюється від подальшого проходження екзамену із підсумковою оцінкою Fx за дисципліну. При виконанні завдань допускається користування довідковою літературою, графіками, та ін.

Підсумкова оцінка в балах (максимально 100 балів) за дисципліну є сумою результату поточного контролю за семестр (60 балів) та відповіді на екзамені (40 балів).

### ***Перелік тем, які виносяться на іспит:***

#### **Змістовий модуль 1. Базові поняття**

1. **T01.** Історія. Ручні та механічні засоби обчислень.
2. **T01.** Принципи роботи машини Бебіджа.
3. **T01.** Г.Холлеріт та його послідовники.
4. **T01.** Інформаційні революції.
5. **T01.** Принципи К.Цузе.
6. **T01.** Покоління комп'ютерної техніки: 1-ше та 2-ге.
7. **T01.** Покоління комп'ютерної техніки: 3-тє та 4-тє.
8. **T01.** Покоління комп'ютерної техніки: 5-тє, 6-тє.
9. **T02.** Технологічні та економічні аспекти розвитку, закономірності розвитку комп'ютерної техніки.
10. **T02.** Закон Мура та суміжні закони.
11. **T02.** Технологічні та економічні аспекти розвитку, закономірності розвитку комп'ютерної техніки. Закон Мура та суміжні закони.
12. **T02.** Класифікація комп'ютерів.
13. **T02.** Класифікація комп'ютерів за функціональними можливостями.
14. **T02.** Персональні комп'ютери. Ігрові комп'ютери. Робочі станції. X-термінали.
15. **T02.** Сервери. Мейнфрейми.
16. **T02.** Екзоархітектура комп'ютера. Інформаційна інфраструктура.
17. **T02.** Топології мереж.
18. **T02.** Обладнання мереж.
19. **T02.** Архітектура Фон-Неймана.
20. **T02.** Архітектура та загальна структура персонального комп'ютера.
21. **T03.** Принципи керування складністю.

22. **T03.** Системи числення: десятична, двійкова, шестнадцятирична.
23. **T03.** Прямий, доповнений код для додатних та від'ємних чисел.
24. **T03.** Додавання та віднімання двійкових чисел.
25. **T04.** Елементарні логічні елементи: НІ, АБО, І. Таблиці істиності.
26. **T04.** Похідні логічні елементи: XOR, XNOR.
27. **T04.** Логічні елементи з кількістю входів більше двох.
28. **T04.** Логічні рівні та шуми логічних електронних елементів. Передаточна характеристика.
29. **T04.** КМОП транзистори. n КМОП. p КМОП.
30. **T04.** Потужність споживання.
31. **T05.** Булеві рівняння, основні визначення. Диз'юнктивна та кон'юнктивна форми.
32. **T05.** Булеві аксиоми.
33. **T05.** Теореми одної логічної змінної.
34. **T05.** Теореми декількох логічних змінних.
35. **T05.** Комбінаційні логічні елементи.
36. **T05.** Багаторівневі комбінаційні логічні елементи – загальні поняття.
37. **T05.** Пересування інверсії (проштовхування бульбашки та обертання бульбашки).
38. **T06. Мультиплексор:** схематичне позначення, таблиця істиності, карта Карно, логічні рівняння, побудова з елементів базового набору логіки (Та, Або, Ні).
39. **T06.** Реалізація 2-х входових комбінаційних схем за допомогою 4-х входового мультиплексора. Мінімізація схеми на випадок 2-х входового мультиплексора.
40. **T06. Декодер:** схематичне позначення, таблиця істиності, логічні рівняння, побудова з елементів базового набору логіки (Та, Або, Ні).
41. **T06. Декодер:** схематичне позначення, таблиця істиності, логічні рівняння. Реалізація за допомогою декодера комбінаційних схем OR та XOR.
42. **T06. Декодер:** схематичне позначення, таблиця істиності, логічні рівняння. Реалізація за допомогою декодера комбінаційних схем AND та XNOR.
43. **T06.** Затримки в розповсюдженні сигналів. Критичний та інші шляхи. Збої (колізії) в комбінаційній логіці, що викликані затримками. Шляхи виправлення.

### **Змістовий модуль 2. Функціональний рівень**

44. **T07.** Послідовна логіка: основні ознаки, порівняння з комбінаційною логікою. **Бістабільний елемент.** Трансформація до 2-х виходового стану.
45. **T07. SR – Latch** (заскочка, защелка): позначення, побудова, стани, принцип роботи.
46. **T07. D – Latch** (заскочка, защелка): позначення, побудова, стани, принцип роботи. Відмінність від D – Flip-Flop (тригер).
47. **T07. D – Flip-Flop** (тригер): позначення, побудова, стани, принцип роботи. Відмінність від D – Latch (заскочка, защелка). **Регістр:** побудова, принцип роботи.
48. **T07. D – Flip-Flop** (тригер) з дозвілом (**Enabled**): позначення, побудова, стани, принцип роботи.
49. **T07. D – Flip-Flop** (тригер) зі скиданням (**Resettable**) та **D – Flip-Flop** (тригер) зі встановленням (**Settable**): позначення, побудова, стани, принцип роботи.
50. **T07.** Порівняльна характеристика кінцевих автоматів **Мура та Мілі.**
51. **T08.** Динамічна дисципліна (часові обмеження в роботі кінцевих автоматів – формули - нерівності).
52. **T08.** Динамічна дисципліна (часові обмеження в роботі кінцевих автоматів – формули - нерівності) з врахуванням розфазування (затримок) тактових імпульсів.
53. **T08.** Динамічна дисципліна (часові обмеження в роботі кінцевих автоматів – формули - нерівності). Шляхи виправлення порушень.
54. **T09.** Напівсуматор. Повний суматор. Пристрій для віднімання.
55. **T09.** Суматор з послідовним переносом.
56. **T09.** Суматор з прискореним переносом. (отримати схему у викладача)
57. **T09.** Префіксийний суматор. (отримати схему у викладача)

58. **T09.** Пристрій для порівняння двох величин за ознакою рівності.
59. **T10. Регістр зсуву (Shifter):** види, позначення, побудова **на основі мультиплексорів**, принцип роботи, використання для множення та ділення на ступені двійки.
60. **T10. Перемножувач (Multiplier):** позначення, принцип роботи. ([отримати схему у викладача](#))
61. **T10. Дільник (Divider):** принцип роботи, алгоритм.
62. **T10.** Двійкові числа з фіксованою та плаваючою точкою. Представлення 1, 2 та 3 виду. Алгоритм додавання чисел з плаваючою точкою у 3-му представленні.
63. **T10. Лічильник (Counter):** позначення, побудова, принцип роботи. Особливості програмного лічильника (PC) при виконанні різних інструкцій.
64. **T10. Регістр зсуву (Shifter) з послідовним завантаженням:** побудова, принцип роботи, використання для множення та ділення на ступені двійки.
65. **T10. Регістр зсуву (Shifter) з паралельним завантаженням:** побудова, принцип роботи, використання для множення та ділення на ступені двійки.
66. **T10. Масив пам'яті:** принцип роботи, схема, стани.
67. **T10. RAM, ROM:** принцип роботи, схема, стани, історія.
68. **T10.** Побудова послідовної логіки за допомогою масивів пам'яті. Масиви пам'яті, що програмуються (ПЛІС).
69. **T12. Архітектура та мікроархітектура:** характеристика, види, протиріччя, взаємозв'язок. Відмінності та продуктивності основних мікроархітектур.
70. **T12.** Шляхи усунення неготовності вхідних даних окремих інструкцій в конвеєрній мікроархітектурі.

### Приклади екзаменаційного завдання

Завдання 1. -----

ТЕОРЕТИЧНЕ:

Масив пам'яті: принцип роботи, схема, стани.

Завдання 2. -----

Задача 1.1.60 . Спростити вираз  $(1|\sim B)\&AB$

Задача 1.2.163 . Спростити вираз  $(\sim B\&1)\&\sim AB$

Задача 1.3.266 . Спростити вираз  $B\&0\&BC$

Задача 1.4.369 . Спростити вираз  $(0\&B)|BC$

Задача 1.5.472 . Спростити вираз  $1\&\sim B|\sim BC$

Задача 1.6.575 . Спростити вираз  $(\sim B|\sim B)\&CD$

Завдання 3. -----

Написати на MIPS асемблері програму такого змісту:

1. Привласнити значення змінній:  $g = 176$
2. Розрахувати:  $Y = (g + 121) / 5$
3. Якщо  $Y=127$ , то зчитати значення із пам'яті за адресою  $0x12(0x603600)$

Підказка: Символи операцій арифметичних: + - \* / ; логічних ~ & |

Завдання 4. -----

Пояснити на схемі виконання мікропроцесором інструкції ANDI  
Показати всі шляхи проходження даних, вказати які саме дані та які розряди слова, там проходять.  
Якщо однією лінією дані проходять декілька разів, вказати поряд з даними порядкові номери проходження.  
Шляхи команд, що надходять від блока керування (Control Unit) показувати не треба.  
Достатньо показати які команди Control Unit надходять на елементи схеми.  
Якщо не вистачає шляхів або елементів схеми - домалювати.

Екзаменатор



Віктор ШЕВЧЕНКО

Завідувач кафедри



Павло СКЛАДАННИЙ