

**КИЇВСЬКИЙ СТОЛИЧНИЙ УНІВЕРСИТЕТ ІМЕНІ
БОРИСА ГРІНЧЕНКА**
Кафедра комп'ютерних наук
ПРОГРАМА ЕКЗАМЕНУ
з дисципліни
«АРХІТЕКТУРА ОБЧИСЛЮВАЛЬНИХ СИСТЕМ»
курс 1

Спеціальність: 1.F3.00.01 Комп'ютерні науки

Форма проведення тест

Тривалість проведення **1 год. 20 хв.**

Максимальна кількість балів: **40 балів**

Критерії оцінювання: **40 балів за 100 правильних відповідей**

Перелік допоміжних матеріалів:

1. Конспект лекцій з дисципліни «Архітектура обчислювальних систем». 2. Електронний навчальний курс «Архітектура обчислювальних систем». URL: <https://elearning.kubg.edu.ua/course/view.php?id=6989>
3. Tanenbaum A., Austin T. Structured Computer Organization. Pearson; 6th ed., 2012. 808 p.
4. Матвієнко М. П. Архітектура комп'ютера: навч. посіб. для студ. вищ. навч. закл. / М. П. Матвієнко, В. П. Розен, О. М. Закладний. К. : Ліра, 2013. 264 с. 5. Мартін Р. Чиста архітектура. К.: Фабула, 2019. 368 с.

Орієнтований перелік питань:

1. Символ. Число. Системи числення. Позиційні та непозиційні системи числення.
2. Основа системи числення. Зміна основи системи числення. 3. Двійкова, трійкова, вісімкова та шістнадцяткова системи числення. 4. Подання чисел в комп'ютері. Цілі числа. Дробі. Дійсні числа. Числа з плаваючою та фіксованою комою.
5. Кодування чисел.
6. Арифметичні операції в комп'ютері.
7. Алгебра логіки. Логічні змінні. Логічні функції.
8. Логічні функції однієї та двох змінних.
9. Логічні функції довільного числа змінних.
10. Канонічні визначення логічних функцій.

11. Логічні структури в ЕОМ.
12. Комбінаційні та послідовні логічні структури.
13. Узагальнена функціональна схема комбінаційної логічної структури.
14. Типові комбінаційні вузли обчислювальних засобів.
15. Шифратор. Дешифратор.
16. Мультиплексор. Демультиплексор.
17. Компаратор.
18. Суматор. Повний двійковий суматор. Напівсуматор.
19. Програмована логічна матриця.
20. Використання типових комбінаційних вузлів в ЕОМ.
21. Узагальнена функціональна схема послідовної логічної структури.
22. Типові послідовні вузли обчислювальних засобів.
23. Тригери. Лічильники. Регістри.
24. Використання типових послідовних вузлів в ЕОМ.
25. Мікропроцесор. Мікропроцесорна система. Основні функціональні елементи.
26. Шинна архітектура. Шина даних. Шина адрес. Шина керування.
27. Гарвардська архітектура. Архітектура фон-Неймана.
28. Інтерфейси.
29. Взаємодія елементів мікропроцесорної системи.
30. Пам'ять мікропроцесорної системи.
31. Адаптери. Контролери. Порти.
32. Мікроконтролери. Вбудовані системи. Промислові комп'ютерні системи.
33. Введення інформації в мікропроцесорну систему.
34. Виведення інформації з мікропроцесорної системи.
35. Зовнішні пристрої.
36. Зберігання та накопичення інформації.
37. Електричні засоби зберігання інформації.
38. Магнітні засоби зберігання інформації.
39. Оптичні засоби зберігання інформації.
40. Сучасні процесори, їх класифікація.
41. Трансп'ютери типи і основні концепції архітектури.
42. Архітектура, параметри, порівняльні характеристики сучасних RISC- та CISC-процесорів.
43. Архітектура і характеристики 64-розрядних мікропроцесорів.
44. Мікропроцесори Intel сімейства x86. Особливості будови 8-, 16-, 32- та 64-розрядних мікропроцесорів сімейства x86.
45. Архітектура і програмна модель мікропроцесорів сімейства x86.

46. Мікропроцесори Motorola сімейства 680x0. Особливості будови 8-, 16-, 32- та 64-розрядних мікропроцесорів сімейства 680x80.
47. Архітектура і програмна модель мікропроцесорів сімейства 680x80.
48. Сучасні мікроконтролери та їх класифікація.
49. Особливості архітектури та порівняння платформ MCS-51 (Intel), MCS 51XA (Philips) та MCS-251/151 (Intel).
50. Архітектура мікроконтролера i8051 та сумісних мікропроцесорів.
51. Програмна модель мікроконтролера i8051.
52. Операції над бітами у мікроконтролері i8051.
53. Програмна модель 16- та 32-мікропроцесора x86.
54. Типи пам'яті. Основна пам'ять. Принципи організації основної пам'яті.
55. Сегментація пам'яті. Структура основної пам'яті.
56. Система введення-виведення. Принцип роботи пристрою введення виведення.
57. Поняття про машинну команду. Мова асемблера.
58. Програмне керування регістрами мікропроцесора. Структура машинної команди. Типи адресації. Система машинних команд процесора.
59. Структура машинної програми. Послідовність виконання команд у програмі. Підпрограма.
60. Створення і налагоджування програм на мові асемблера. Інструментарій програміста на мові асемблера.
61. Принципи обміну інформацією в мікропроцесорній системі.
62. Обмін інформацією за опитуванням.
63. Переривання. Класифікація. Програмна реалізація.
64. Обмін інформацією за перериваннями.
65. Прямий доступ до пам'яті. Обмін інформацією в режимі прямого доступу до пам'яті.
66. Структура підпрограм обміну інформацією.
67. Співпроцесор. Взаємодія з основним процесором системи. Особливості програмування співпроцесора.
68. Програмовані контролери для підтримки обміну інформацією в системі.
69. Контролер паралельного інтерфейсу. Програмування контролеру паралельного інтерфейсу.
70. Контролер послідовного інтерфейсу. Програмування контролеру послідовного інтерфейсу.
71. Контролер прямого доступу до пам'яті. Програмування контролеру прямого доступу до пам'яті.
72. Класифікація і проектування комп'ютерних систем. Операційна система.

73. Апаратурні засоби. Абстракція апаратних засобів в операційній системі.
74. Базове, системне, службове та прикладне програмне забезпечення.
75. Основні типи комп'ютерних систем. Проектування і системна інтеграція обчислювальних засобів.
76. Апаратурна реалізація обчислювальних систем. Етапи життєвого циклу електронної техніки.
77. Якість комп'ютерних систем. Досягнення ефективності та надійності роботи комп'ютера. Тестові програми.
78. Охолодження комп'ютерної техніки.
79. Живлення комп'ютерної техніки.
80. Правила техніки безпеки при роботі з комп'ютером. Профілактика і обслуговування комп'ютера.
81. Дослідження і тестування комп'ютера.
82. Нові технології обробки інформації.
83. Конвексні та паралельні технології.
84. Клієнт-серверні технології.
85. Системи реального часу.
86. Багатопроцесорні системи.
87. Розподілені функції управління комп'ютером.
88. Розподілені процесори.
89. Будова багатопроцесорної системи.
90. Надійність системи і достовірність інформації.
91. Паралельні обчислення.
92. Розподілені обчислення. Грід-технології обчислень.
93. Хмарні технології.
94. Технології Web 1.0 / 2.0 / 3.0.
95. Штучний інтелект.
96. Робототехніка.

Екзаменатор




Євген ІВАНІЧЕНКО

Програму екзамену розглянуто і затверджено на засіданні кафедри комп'ютерних наук

Протокол від 12.11.2025 р., № 9

Завідувач кафедри



Андрій БОНДАРЧУК